

# 高效率大電流直流可變電壓電源系統之設計研究

吳錦坤

## 摘 要

可變輸出電壓的穩定直流電源供給系統，常用串連調節方法。能夠輸出的最大電功率由電源變換電路和所使用輸出電晶體的集極消耗功率決定。線路中電源變換電路往往採用簡易的定電壓整流方法，系統的輸出電功率由供給系統之輸出電壓與所連接的負載而定。因此，輸出電晶體在系統輸出電壓低且電流大時要消耗大量功率；可是當系統的輸出功率高時，電晶體的負荷反而變小。因而，供給系統的額定最大輸出電流是當其輸出電壓低時決定，能夠輸出的最大功率受到限制。製作大功率供給系統時，需要小心處理調節電晶體的能量消耗問題。

本文討論供給系統在各種輸出條件之下，輸出電晶體集極到射極之間的電壓保持於一定的範圍之內，令其輸出電流提增至最大消耗功率時之安全值。改進供給系統的能量變換效率，簡化散熱問題。文中並討論各主要電路的設計方法。

## 一、引言

穩定直流電源供給系統的結構方法很多，本文討論如圖一所示的電路。圖中的電晶體Q用作電流控制裝置，系統輸出電流由 $V_o$ 及負載 $R_l$ 決定， $V_{be}$ 係輸出電晶體Q的基極到射極之間的電壓，大小視輸出電流及Q的輸入特性曲線而定，典型值在0.6到2伏特左右[1]。從圖一得

$$V_{be} = \varepsilon A \quad (1)$$

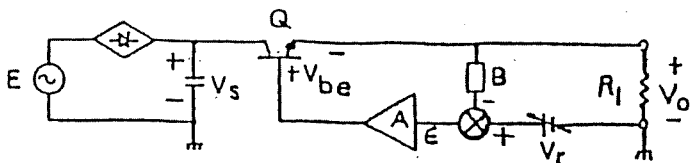
$$\varepsilon = V_r - BV_o \quad (2)$$

式中 $V_r$ 表示設定的輸出參考電壓， $V_o$ 為系統的實際輸出電壓， $A$ 係放大器的電壓增益。整理(1)及(2)式得

$$V_o = V_r / B - V_{be} / BA \quad (3)$$

實際上， $A \gg V_{be}$  且  $V_{be} < 2$  因此，我們採用  $B = 1$  時

$$V_o \doteq V_r \quad (4)$$



圖一

觀察圖一和(3)式，我們可以用圖二的電路，圖中

$$V_o \doteq V_r = I_r R_v = (I_r - I_i) R_v \quad (5)$$

上式 $I_i$ 是放大電路的輸入電流，一般都很小， $I_i$ 實際上可以忽略之。因此，(5)式可寫成實用的方程式

$$V_o \doteq V_r = I_r R_v \quad (6)$$

$I_r$ 如圖一所示數值一定。(6)式說明 $R_v$ 決定系統的輸出電壓。定

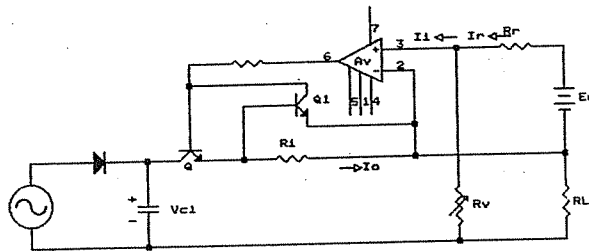
電流  $I_r$  之構成可用圖二的方法，在圖二中

$$I_r = (E_r - V_e) / R_r \doteq E_r / R_r \quad (7)$$

只要  $E_r \gg V_e$ ，(6)式成爲

$$V_o = (E_r / R_r) R_v \quad (8)$$

運用上式設計公式， $R_r$ 和 $E_r$ 保持定值時，變化 $R_v$ 值就可以獲得任何希望的輸出電壓。



圖二

圖二電路供給一定值的輸出電壓  $V_o$ ，其輸出阻抗很小，在輸出電晶體  $Q$  的規格範圍之內， $V_o$  視爲恆定，可近似爲理想的定電壓源，實用時只要在某一限定的最大輸出電流值以內， $V_o$  保持接近於設定的輸出電壓。允許的最大輸出電流取決於輸出電晶體之額定最大電流與其消耗功率有密切的關係。由於

$$P_d = V_{ce} \cdot I_c \quad (9)$$

電晶體的消耗功率  $P_d$  隨其溫度上昇而遞減 [1]。通常要增用散熱片使電晶體的溫度不至太高，維持消耗功率於相當值。由 (9) 式知電晶體的允許最大輸出電流由其消耗功率及端電壓決定。爲使圖二電路在過負荷狀態之下不損壞電晶體，宜設有最大輸出電流限制電路，方法示於圖二的  $Q_1$  部份。圖中  $R_1$  最大電流取樣電阻，設  $I_{max}$  爲設定最大輸出電流，當圖二的輸出電流  $I_o$  超過  $I_{max}$  時，端電壓  $R_1 I_o$  驅動  $Q_1$  導電，限制  $Q$  之基極電流  $I_b$  繼續增加，即限制  $I_o$  增加。設若  $V_{th}$  爲  $Q_1$  的輸入起始電壓，則

$$R_i = V_{th} / k I_{max} \quad (10)$$

$$K \geq 1$$

上式K因QI的輸入特性而定，以保證 $I_o$ 能達 $I_{max}$ 為原則。使用矽質電晶體時， $V_{th}$ 約在0.7伏特左右。

## 二、提高系統之最大輸出電流的方法

圖二電路中輸出電晶體Q的消耗功率由(9)式知

$$P_d = V_{ce} I_o \quad (11)$$

在某一工作溫度下，電晶體的安全消耗功率有一定值， $P_d$ 視為一定數值。因此，(11)式說明欲使電晶體的射極電流能夠大些提高輸出電流，增加系統的輸出功率，可令 $V_{ce}$ 盡量地小，當然要保證系統輸出端的雜訊仍然在要求的規格範圍以內方可。由圖二及(11)式得

$$P_d = I_o V_{ce} = I_o (V_{c1} - V_o - I_o R_i) \quad (12)$$

為簡化問題，只討論輸出電流最大時的狀況。此時電晶體Q仍然在其工作條件之下，能消耗的最大功率為 $P_{d,max}$ 時由(12)式得

$$I_{o,max} R_i = P_{d,max} / (V_{c1} - V_o - I_{o,max} R_i) \quad (13)$$

上式中 $I_{o,max} R_i$ 由QI限制於0.7伏特以內。分析(13)式知圖二系統的供給電源電壓 $V_c$ 為定值時，系統的最大允許輸出電流 $I_{o,max}$ 與其輸出電壓 $V_o$ 成反比例。圖二電路若是成為可變輸出電壓系統，其額定最大輸出電流 $I'_{fs}$ 由(13)式得

$$I'_{fs} = P_{d,max} / (V_{c1} - 0.7) \quad (14)$$

分析(12)式得知，圖二的供應電壓 $V_{c1}$ 若是能夠隨著系統的輸出電壓 $V_o$ 機動調節，使Q的集射極電壓 $V_{ce}$ 符合(15)式的條件，維持電晶體在任何情況下均能於其工作特性區域內操作，電晶體Q即能發揮電流控制裝置的性能，限制系統的雜訊輸出。

$$V_{ce} = V_{ce,min} > V_{be,max} \quad (15)$$

上式中 $V_{ce,min}$ 一般約在一至三伏特之間[1]，因電晶體的規格不同

而異。觀察圖二得系統的供應電源電壓 $V_{cl}$ 應是

$$V_{cl} = V_{ce.min} + V_o + 0.7 \quad (16)$$

(12)及(16)式說明圖二的供應電源電壓 $V_{cl}$ 若是依照系統的輸出電壓 $V_o$ 機動調節，其額定最大輸出電流 $I_{fs}$ 可以提高為

$$I_{fs} = P_{d.max} / V_{ce.min} \quad (17)$$

### 三、系統結構

電源電路將交流電源變換為直流電源，輸至調節電路。供應到圖二系統的電壓 $V_c$ 要是能符合(16)式的條件，可使調節電路發揮較高的效益。圖三的方法實現(16)式的條件，圖中

$$V_z = V_{cel} + V_{el} \doteq V_{cel}$$

通常 $V_{el} \ll V_{cel}$ 。由圖三得

$$V_{cl} = V_{cel} + V_o + I_o R_i \doteq V_z + V_o + I_o R_i \doteq V_z + 0.7 + V_o \quad (18)$$

圖四表示 $V_{cl}$ 值變化的方式，圖中虛線表示整流電路的輸出波形，實線表明矽控整流器激發時間與電壓的關係。分析圖四得

$$V_{cl.max} \leq V_{pm} \sin 2\pi f \Delta t \quad (19)$$

$V_{cl.max}$ 係充電後的瞬時最大電壓，電容器提供電荷 $C_1 \Delta V_{cl}$ 庫倫維持系統輸出自充電後到下一次充電所需的電量。由於輸出係直流電流， $V_{cl}$ 每秒鐘減 $I_o / C_1$ 伏特，在下次充電時， $V_{cl.min}$ 應仍大於

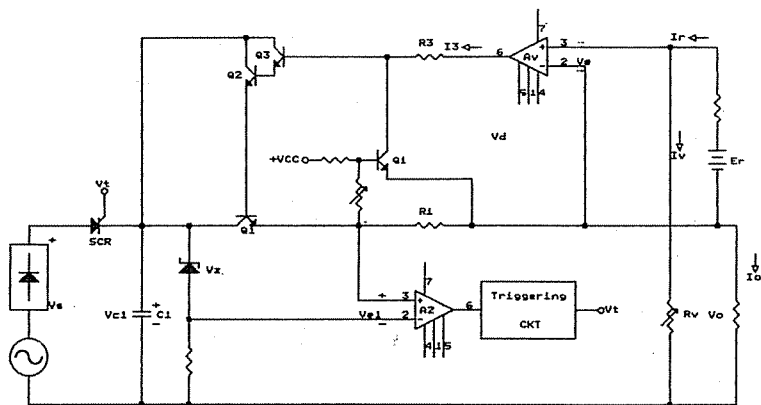
$V_o + V_{ce.min}$ 用以維持 $Q_1$ 在其活性特性區內動作。由圖四得

$$I_o = \Delta Q / \Delta t = C_1 \Delta V_{cl} / (0.5T) = 2C_1 / T [V_{pm} \sin 2\pi f \Delta t - V_{cl.min} - V_o] \quad (20)$$

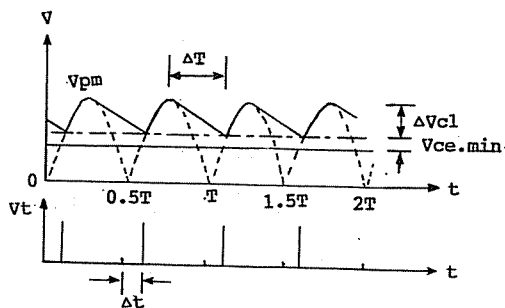
上式可寫成

$$V_o = V_{pm} \sin 2\pi f \Delta t - V_{cl.min} - I_o T / 2C_1 \quad (21)$$

(20)和(21)式表明系統的輸 $V_o$ 或 $I_o$ 的變化都應變換SCR的激發時間 $\Delta t$ 。因此，圖三差動放大器的輸出電壓是用以變換電壓控制觸發電路的輸出脈衝波時間，控制SCR導通的時間，調節 $V_{cl}$ 值，維持(16)式在各種輸出條件下都能成立，使系統隨時都在正常的工作狀態。



圖三



圖四

#### 四、系統的工作方法

圖三中  $V_o$  等於零伏特時，激發電壓使矽控器導通，保持  $V_{c1}$  值接近  $V_z$  伏特，用以供應小電壓輸出或欲使  $V_o$  增加時之需。當  $R_v$  增加時， $V_o$  隨之增加，即  $V_o$  約等於  $I_v R_v$ 。此時  $V_{e1}$  大於零，帶動電壓控制激發電路之輸出脈衝提前送出，增加 SCR 的導通時間，提高  $V_{e1}$  值。(16) 式仍然能成立。當  $R_v$  減少時  $V_o$  隨之減小，在變化的瞬間  $V_{e1}$  未變動，故  $V_{e1}$  小於零伏特，使得激發電路的輸出脈衝波延後送出。減少 SCR 的導通時間， $V_{c1}$  則隨之減少，(16) 始終能成立。電晶體  $Q1$  的集射極電壓經常保持在設定的必要範圍之內。

八  
六

#### 五、設計實例

##### (一) 設計規格

1. 輸入：110V 60HZ
2. 輸出：0-30V DC, 0-20A
3. 輸出紋波小於 50mv
4. 無載至滿載電壓變動小於 0.2V
5. 定電壓設定與定電流設定自動轉換

## (二)電壓調節電路

設圖三電路中 $I_v$ 等於3mA則

$$R_v = V_o / I_v = 10K\Omega$$

設驅動及輸出電晶體之 $V_{be}$ 在滿載時約等於3V， $A_v$ 之最大輸出電流為 $I_{3max}$ 則

$$R_3 = (V_{cc} - 3 - 2) / I_{3.max} \quad (22)$$

$R_3$ 係用來限制當系統輸出超過額定電流時，放大器 $A_v$ 的輸出功率，往往因 $A_v$ 的額定最大輸出規格而定。 $Q1-3$ 依(23)式決定

$$H_{fe1} \cdot H_{fe2} \cdot H_{fe3} \geq I_{fs} / I_{3.max} \quad (23)$$

## (三)定電流設定電路

為著減低圖三中定電流設定取樣電阻 $R_i$ 的消耗功率，在系統輸出額定電流時令 $I_{fs} \cdot R_i$ 為0.2V，因而

$$R_i = 0.2 / 20 = 0.01\Omega$$

$$P_{R_i} = 20^2 \cdot 0.01 = 4W$$

圖三中系統輸出電流達額定值 $I_{fs}$ 時，電壓 $I_{fs} \cdot R_i$ 使 $Q1$ 導道，將系統從定電壓輸出轉換為定電流輸出。

## (四)電源供給電路

根據以上討論，圖三的輸出電壓 $V_o$ 與 $V_{c1}$ 宜保持如下的關係

$$V_{c1} \geq V_o + V_{c1.min} + 0.2$$

$V_{c1.min}$ 值的選擇以能使系統輸出合乎規格的條件，盡量地取小把系統的輸出電流增大。圖三中的 $V_s$ 和 $V_{c1}$ 之關係如圖四所示。當系統的輸出功率為最大時，電容器 $C1$ 的端電壓 $V_{c1}$ 由圖四可得

$$V_{pm} = V_{fs} + V_{c1.min} + \frac{I_{fs}}{C1} \left( \frac{T}{4} + \frac{1}{2\pi f 57.29} \sin^{-1} \frac{V_{fs} + V_{c1.min}}{V_{pm}} \right) \quad (24)$$

圖三的交流電源者選擇常見的規格30Vrms時 $V_{pm}$ 應是

$$V_{pm} = 30 \sqrt{2} - 2 - 2(0.8) = 38.8V$$

令 $V_{c1.min}$ 為3伏特時，由(24)式得 $C1$ 值為23611 $\mu F$

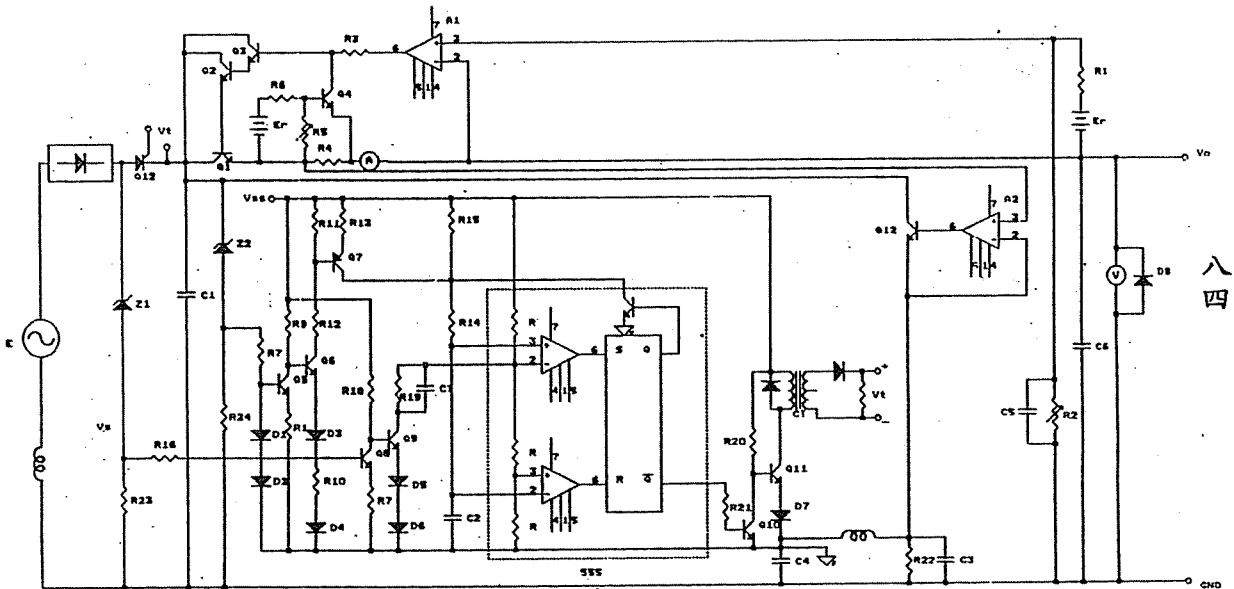
## (五)激發電路

激發電路要在 $V_{c1}$ 小於 $V_o + V_{c1.min} + 0.7$ 伏特的時候，適時發出脈衝電壓，使SCR導通補充電容器 $C1$ 的電荷存量。在圖五電路中 $Q5-11$ 和電壓

控制振盪器555構成激發電路，負責執行SCR的激發工作。555驅動脈衝變壓器PT輸出脈衝波電流使SCR成爲導通狀態，電容器C1因充電提升其端電壓Vc1。系統的輸入電壓Vs爲(25)式的條件時，SCR因爲沒有維持導通電壓自動變爲斷路狀態。

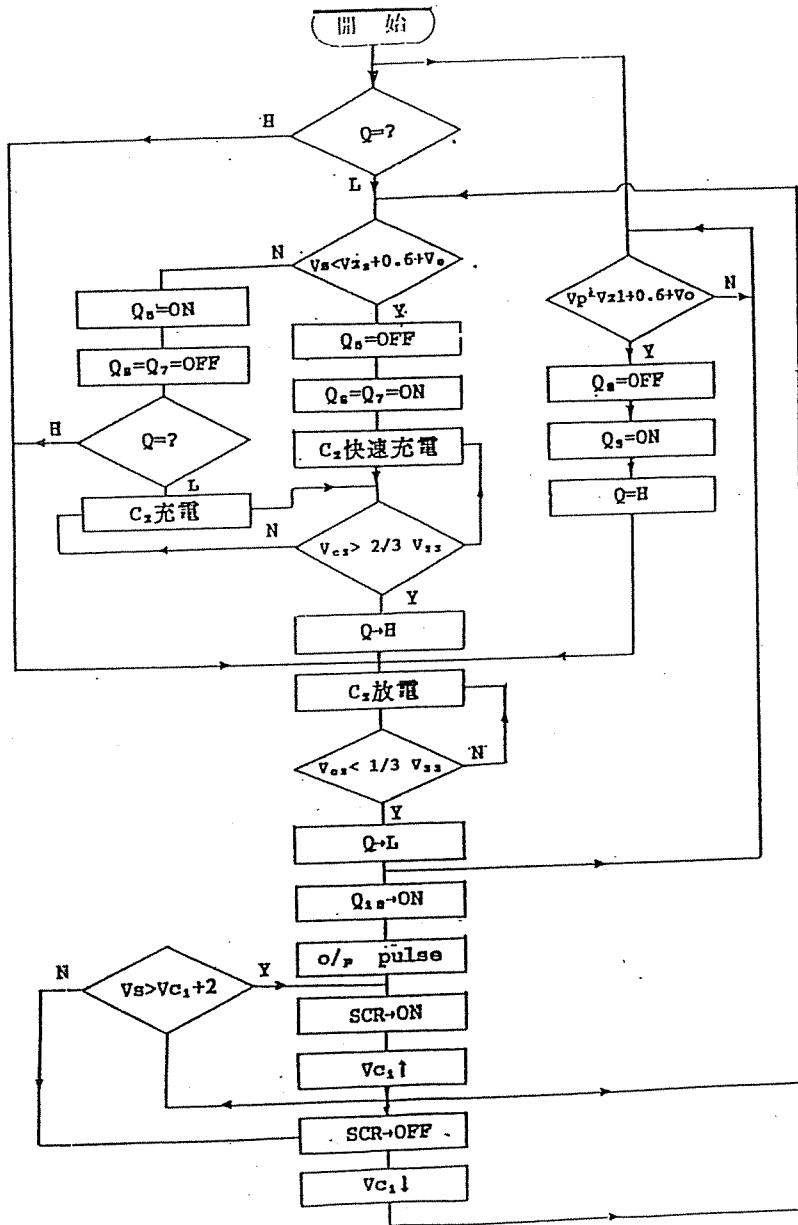
$$V_s < 2 + V_{c1} \quad (25)$$

圖五中電晶體Q5-7及Q8-9的輸出訊號都是操縱振盪器555的控制電壓，決定555的輸出電壓狀態。激發電路的工作方法如圖六圖所示，控制SCR的導通時間。系統的輸入電壓Vs爲負斜率且符合(26)式的時候，Q9成



圖五





八三

圖六

為通路，由於C6瞬間充電改變振盪器555的高跡點(UTP)之參考電壓，令555輸出脈衝電壓，經由Q10-11驅動SCR成為通路，此後Vc1即追隨Vs。齊納電壓Vz1若是取成(27)式的條件，Vs值會維持(28)式所示的條件

$$V_s < V_{z1} + V_o + 0.6 \quad (26)$$

$$V_{z1} = V_{z2} + 2 \quad (27)$$

$$V_{c1} = V_s - 2 = V_{z1} + V_o + 0.6 - 2 = V_{z2} + V_o + 0.6 \quad (28)$$

在SCR斷路的期間由(28)式中的Vz2維持圖五中Q1-3必要的偏壓。Vc1值會因系統的輸出電流Io增加而減少，Q5-7隨時檢測Vc1值，當(29)式成立時，Q7的集極電流使電容器C2加速充電，縮短振盪器555輸出脈衝電壓的週期，分析Q5-7電路得知555的脈衝週期t和Vc1值的關係如(29)式

$$t = C_2(R_{15} + R_{14}) \ln \left[ \frac{2 - 3I_{c7}R_{15}}{V_{ss} + 3C_7R_{15}} \right] \quad (29)$$

其中

$$I_{c7} = \frac{1}{R_{13}} \left\{ \frac{R_{11}}{R_{10}} [V_{ss} - 2.1 - \frac{R_9}{R_8} (V_{c1} - V_{z2} - V_o - 0.7)] - 0.7 \right\} \quad (30)$$

電容器C1因系統輸出電流而放電，使Vc1減少。SCR成為通路的期間則C1因充電使Vc1值上升。Vc1最大值等於SCR導通期間Vs之最大值。

#### (六)變壓器規格

設圖三中Ri的最大端電壓為0.2V則圖中交流電源要供應的最大功率，可以概估如下：

1. 系統輸出：Po = VoIo = 30 \* 20 = 600W
2. 電流取樣電阻消耗：PR4 = 0.2 \* 20 = 4W
3. 電晶體消耗：PQ = VceIo = 3 \* 20 = 60W
4. SCR消耗：PSCR = 2 \* 20 = 40W
5. 整流器消耗：PD = 2 \* 20 = 40W

變壓器的輸出功率

$$PTF = P_o + P_{R4} + P_Q + P_{SCR} + P_D = 744W$$

$$I_{rms} = 744 / 30 = 24.8A$$

## 六、實驗結果與討論

### (一)實用電路

1. 圖五電路之整流電路若採用橋式法可提高變壓器的運用效益，減小成品的體積與重量。
2. 整流二極體順向電流應大於15安培，逆向偏壓則應超過60伏特。
3. C5消除R2調變時產生的雜訊。
4. 輸出端在各種負載條件下用C6消除A1的雜訊回授量，減低通頻帶寬度，使系統不至於發生振盪的現象。
5. 由於運算放大器的輸出功率有限，增用Q2-3以符系統的額定輸出規格。
6. SCR激發電路中引用R16防止系統輸出電壓忽然下降時，Q5和Q8的輸入電壓超出其最大規格以外。
7. A2和Q12是系統的輸出電壓 $V_o$ 追隨器，提供SCR激發電路的參考電壓等於 $V_o$ 伏特。
8. 萬一自外部加反向電壓時由D8保護，免遭破壞線路。

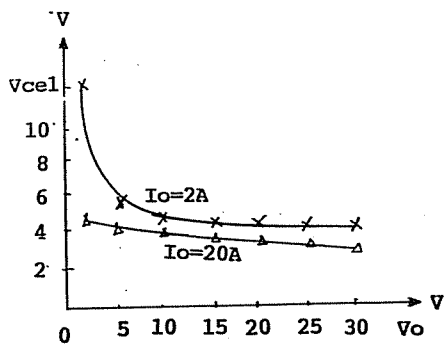
### (二)結果與討論

#### 1. 輸出電晶體的消耗功率

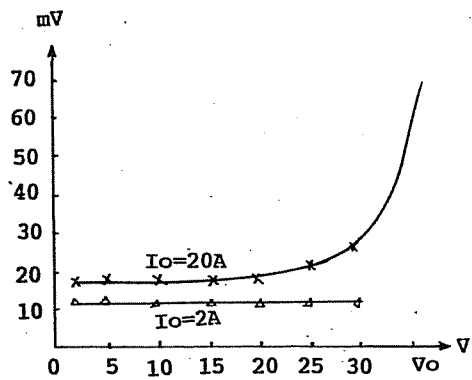
圖六兩條曲線分別表示輸出電流 $I_o$ 為2A及20A時，Q1的集射極電壓。系統的輸出功率不同， $V_{ce}$ 均能維持平滑接近三伏特，因此，Q1的消耗功率不管在何種輸出條件下都未超過70瓦特。因而可以只用一只功率電晶體完成之。

#### 2. 輸出雜訊

圖六分別表示 $I_o$ 為2A及20A時之輸出紋波雜訊。在 $I_o$ 為2A時雜訊均在15mV以內。當系統輸出接近額定最大電流20A時雜訊快速增加，這是因為限流電路介入的關係。



圖七



圖八

### 3. 輸出電壓調整

本項試驗輸出電壓 $V_o$ 在 $I_o$ 等於0與20A之間變化時的情形，表一顯示在 $V_o$ 小於25伏特時，無載與滿載的輸出電壓變化量均在0.11伏特以內。

△  
○

無載 $I_o$	5	10	20	25	30
滿載 $V_o$	4.92	9.92	19.92	24.89	29.8

表一

## 七、結論

設計例假使不採用SCR控制儲能電容器的端電壓，輸出電晶體的最大消耗功率應是680瓦特以上，較之例中所需的70瓦特多出10倍左右。使用與圖五中Q1同型式的電晶體則需要10只之多，散熱裝置同樣要增用十倍，所佔用的空間可想而知，如何將這些散熱裝置的熱量排除也需相當費心。其成品的外形尺寸較之圖五的方法必然大許多。成本當然高出很多。本文討論的方法符合節約能源的要求，因為系統需要輸出多少功率SCR就供應足夠需要的能量為止。本文討論的方法有下列優點：

1. 簡化系統的輸出電路及散熱問題。
2. 系統的外形尺寸較小。
3. 成本較低。
4. 系統的功率變換效率比較高，做到節約能源的要求。

## 八、參考文獻

- [1]RCA • Solid state Data Book, 'Integiared Circuits for Linear applicafions RCA Corp. pp225-232 (1986)
- [2]RCA power devices' RCA Solid State Taipei, pp158-159 (1981)
- [3]General electric, - SCR manaal 4th edition
- [4]Jacob Millman, 'Microelecfronics: Digifal and analog circui fs', McGraw -Hill Noy. pp316-333 (1976)
- [5]SAVANT.RODEN.CARPENTER, 'Elecfronic design' circui fs and sy stems', The Beujamin/Cummings Pulblishing Co; /Ne. cal. pp283 296, pp235-348 (1991)